



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑩ **DE 199 59 966 A 1**

⑤① Int. Cl.⁷:
H 01 L 21/314
H 01 L 21/768

⑲ Aktenzeichen: 199 59 966.1
⑳ Anmeldetag: 13. 12. 1999
㉔ Offenlegungstag: 28. 6. 2001

DE 199 59 966 A 1

⑦① Anmelder:
Mosel Vitelic Inc., Hsinchu, TW; ProMOS
Technologies, Inc., Hsinchu, TW; Siemens AG,
80333 München, DE

⑦④ Vertreter:
Becker, Kurig, Straus, 80336 München

⑦② Erfinder:
Chao, Gavin, Taipei, TW; Li, Cheng-Che, Taitung,
TW

⑤⑥ Entgegenhaltungen:
DE 197 47 559 A1
DE 69 022 66 7 T
US 59 68 610
US 59 36 295

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ Verfahren zur Bildung von dielektrischen Schichten

⑤⑦ Ein Verfahren zur Bildung von dielektrischen Schichten wird offenbart. Ein Halbleitersubstrat weist leitfähige Strukturen auf, die auf ihm gebildet sind. Eine erste dielektrische Schicht wird über dem Halbleitersubstrat unter Verwendung eines ersten HDPCVD-Verfahrens mit einem hohen Ätzen/Abscheiden-Verhältnis gebildet. Eine zweite dielektrische Schicht wird auf der ersten dielektrischen Schicht mit einem niedrigen Ätzen/Abscheiden-Verhältnis gebildet. Lufteinschlüsse werden in der zweiten dielektrischen Schicht gebildet. Ein dritter HDPCVD-Prozess mit einem hohen Ätzen/Abscheiden-Verhältnis wird durchgeführt, um eine dritte dielektrische Schicht auf der zweiten dielektrischen Schicht zu bilden.

DE 199 59 966 A 1

BEST AVAILABLE COPY

Beschreibung

Die Erfindung betrifft ein Verfahren einer mehrstufigen Hochdichteplasma-Chemischen Dampfphasenabscheidung (HDPCVD), und insbesondere betrifft die Erfindung ein Verfahren zur Bildung von dielektrischen Schichten mit Luftpfeinschlüssen zwischen leitfähigen Strukturen in einem Halbleiterbauteil unter Verwendung von HDPCVD.

In einem Halbleiterbauteil sind üblicherweise mehrschichtige leitfähige Schaltungen und andere Leiterbahnen durch Zwischenmetall dielektrischen (IMD) Schichten isoliert. Da die Abmessungen eines Bauteils schrumpfen, wächst das Längenverhältnis der Lücken zwischen den leitfähigen Schichten. Die Lücke mit einem höheren Längenverhältnis ist schwieriger aufzufüllen. Ein herkömmliches Verfahren zur Bildung einer hochqualitativen dielektrischen Schicht, um eine schmale Lücke oder eine Lücke mit hohem Längenverhältnis zu füllen, wird bereitgestellt und in den Fig. 1A bis 1C erläutert.

In Fig. 1A wird ein Halbleitersubstrat bereitgestellt. Leiterbahnen 102 werden auf dem Substrat 100 gebildet. Zwischen den Leiterbahnen 102 befinden sich Lücken. Eine dielektrische Schicht 104 wird auf den Leiterbahnen 102 gebildet und füllt die Lücken. Die dielektrische Schicht 104 wird durch HDPCVD gebildet.

In Fig. 1B wird eine dielektrische Schicht 106 auf der dielektrischen Schicht 104 durch Plasma-verstärkte chemische Dampfabscheidung (PECVD) gebildet. Der HDPCVD-Prozess umfasst Ätzen und Abscheiden. Somit kann eine dielektrische Schicht 104 gebildet werden, um Lücken aufzufüllen, die ein hohes Längenverhältnis besitzen. Jedoch ist die Oberseite der dielektrischen Schicht 106 nicht eben bzw. plan. Wie in Fig. 1C gezeigt, muss ein CMP-Prozess durchgeführt werden, um einen Teil der dielektrischen Schicht 106 zur Einebnung zu entfernen.

Das oben beschriebene herkömmliche Verfahren liefert ein hochqualitatives dielektrisches Material, um Lücken mit einem hohen Längenverhältnis aufzufüllen. Jedoch wächst eine parasitäre Kapazität, wenn der Abstand zwischen den Leiterbahnen schmaler wird. Die gewachsene parasitäre Kapazität beeinflusst das Betriebsverhalten eines Halbleiterbauteils. Das Schalt diagramm in Fig. 2 erläutert die parasitäre Kapazität zwischen leitfähigen Strukturen.

Wie in Fig. 2 gezeigt, befindet sich dielektrisches Material zwischen den Leiterbahnen 202. Die Struktur verhält sich wie ein Kondensator, der eine untere Elektrode, einen dielektrischen Film und eine obere Elektrode aufweist. Parasitäre Kapazitäten C_{L1} und C_{L2} werden somit gebildet. Zusätzlich wird auch eine parasitäre Kapazität C_V zwischen leitfähigen Schichten gebildet, beispielsweise zwischen der oberen Leiterbahn 202 und der unteren Leiterbahn 204.

Weiterhin umfasst das herkömmliche Verfahren zwei Abscheidungsschritte und einen CMP-Prozess. Die beiden Abscheidungsschritte, die HDPCVD und PECVD umfassen, werden an unterschiedlichen Abscheidestationen durchgeführt. Somit muss ein Halbleiterbauteil, das mit dem herkömmlichen Verfahren gebildet wird, zwischen drei Stationen transportiert werden, was schwierig und zeitaufwendig ist.

Die Erfindung liefert ein Verfahren zur Bildung einer dielektrischen Schicht. Die dielektrische Schicht ist eingeebnet und hat eine niedrige Dielektrizitätskonstante. Das Verfahren benötigt drei Abscheidungsschritte und wird an der gleichen Station durchgeführt. Zeit für den Transport zwischen Stationen kann somit eingespart werden.

Das Verfahren der Erfindung liefert ein dielektrisches Material mit Luftpfeinschlüssen zwischen Leiterbahnen. Da Luft eine Dielektrizitätskonstante aufweist, die niedriger als

die Dielektrizitätskonstante von Siliziumoxid oder von Siliziumnitrid ist, ist die gesamte Dielektrizitätskonstante für die Struktur aus dielektrischem Material und dem Luftpfeinschluss niedriger.

Das Verfahren der Erfindung umfasst Bereitstellen eines Halbleitersubstrats. Auf dem Halbleitersubstrat sind leitfähige Strukturen gebildet. Eine erste dielektrische Schicht wird über dem Halbleitersubstrat unter Verwendung eines ersten HDPCVD-Prozesses gebildet. Der erste HDPCVD-Prozess wird mit einem hohen Ätzen/Abscheiden-Verhältnis durchgeführt. Ein zweiter HDPCVD-Prozess wird anschließend durchgeführt, um eine zweite dielektrische Schicht auf der ersten dielektrischen Schicht zu bilden. Der zweite HDPCVD-Prozess wird mit einem niedrigen Ätzen/Abscheiden-Verhältnis durchgeführt. Die zweite dielektrische Schicht, die zwischen den leitfähigen Strukturen abgeschieden wird, besitzt eine schlechte Stufendeckfähigkeit, so dass Luftpfeinschlüsse in der zweiten dielektrischen Schicht gebildet werden. Der zweite HDPCVD-Prozess kann das dielektrische Material schnell abscheiden, aber die zweite dielektrische Schicht besitzt eine unebene Topographie. Ein dritter HDPCVD-Prozess wird durchgeführt, um eine dritte dielektrische Schicht auf der zweiten dielektrischen Schicht zu bilden. Der dritte HDPCVD-Prozess wird mit einem hohen Ätzen/Abscheiden-Verhältnis durchgeführt. Die dritte dielektrische Schicht besitzt somit eine ebene Oberseite.

Andere Aufgaben, Merkmale und Vorteile dieser Erfindung werden in der folgenden detaillierten Beschreibung der bevorzugten jedoch nicht einschränkenden Ausführungsformen offensichtlich. Die Beschreibung nimmt dabei auf die beigefügten Zeichnungen Bezug.

Fig. 1A bis 1C sind Querschnittsansichten, die einen herkömmlichen Prozess zur Bildung einer hochqualitativen dielektrischen Schicht erläutern, um eine schmale Lücke oder eine Lücke mit hohem Längenverhältnis aufzufüllen;

Fig. 2 ist ein Schalt diagramm, das die parasitären Kapazitäten zwischen leitfähigen Strukturen erläutert; und

Fig. 3A bis 3C sind Querschnittsansichten, die die Prozessschritte einer bevorzugten Ausführungsform des Verfahrens zur Bildung einer dielektrischen Schicht erläutern. Hochdichteplasma-Chemischen Dampfphasenabscheidung (HDPCVD) ermöglicht die Zufügung einer Sputter-Komponente zu einem Plasmaabscheidungsprozess, der gesteuert werden kann, um die Lückenauffüllung während des Abscheidungsprozesses in einer dem herkömmlichen CVD-Prozess überlegenen Weise zu fördern. HDPCVD scheidet eine dielektrische Schicht ab, die eine überlegene Dichte aufweist, feuchtigkeitsabweisend ist und überlegene Einebnungseigenschaften im Vergleich zu herkömmlichen CVD dielektrischen Schichten aufweist. Die Vorspannungs-Sputter-Komponente der HDPCVD ist von der Einführung einer Beschleunigungsspannung zwischen dem plasma-angeregten Abscheidungsgasen und dem Abscheidungs substrat hergeleitet. Die durch die Vorspannungs-Sputter-Komponente des HDPCVD-Prozesses beschleunigten Ionen ätzen das Material an der Oberfläche des Abscheidungs substrats und sputtern das geätzte Material, im Allgemeinen zu den weiter vertieften Stellen auf dem Substrat. Wenn ein Oxid auf die Oberfläche eines Substrats durch Vorspannungs-Sputtern enthaltende HDPCVD abgeschieden wird, wird das Oxid ebenso von der Oberfläche des Substrats geätzt und zu vertieften Stellen des Substrates gesputtert. So werden die Stellen einer abgeschiedenen Schicht, die einer Lücke am nächsten sind, am wahrscheinlichsten geätzt und in die Lücke gesputtert. Dies erzeugt die wohlbekannte Oberflächenstrukturierung des HDPCVD-Prozesses und die Fähigkeit des Prozesses, Lücken effektiv aufzufüllen.

Die HDPCVD-Prozesse leisten beides zur gleichen Zeit,

Abscheiden und Ätzen, die vom Grad der Vorspannungs-Sputter-Komponente abhängig sind, die für die Abscheidungs-umgebung während des Prozesses gewählt wurden. Vorspannungs-Sputtern entfernt und rückverteilt das dielektrische Material von den Seitenwänden der Leiterbahnen, ermöglicht dauerhafte Abscheidung in anderen Bereichen und verbessert die Einebnung.

Die Fig. 3A bis 3C sind Querschnittsansichten, die die Prozessschritte einer bevorzugten Ausführungsform des Verfahrens zur Bildung einer dielektrischen Schicht erläutern. In der Fig. 3A wird ein Halbleitersubstrat 300 bereitgestellt. Auf dem Halbleitersubstrat 300 sind leitfähige Strukturen 302 gebildet. Eine erste dielektrische Schicht 303 wird auf dem Halbleitersubstrat 300 unter Verwendung eines HDPCVD-Prozesses gebildet. Ein Material der ersten dielektrischen Schicht 303 umfasst Siliziumoxid. Die erste dielektrische Schicht 303 wird mit einem Parameter gebildet, der ein hohes Ätzen/Abscheiden-Verhältnis von etwa 0,25 umfasst. Eine Dicke der ersten dielektrischen Schicht 303 beträgt etwa 1200–1700 Å. Da die Ätz-Rate des HDPCVD-Prozesses hoch ist, wird die erste dielektrische Schicht 303 mit einer guten Stufendeckfähigkeit abgeschieden. Die erste dielektrische Schicht 303 ist eine konforme Schicht, wie in der Figur gezeigt ist.

In Fig. 3B wird eine zweite dielektrische Schicht auf der ersten dielektrischen Schicht 303 unter Verwendung eines HDPCVD-Prozesses gebildet. Ein Material der zweiten dielektrischen Schicht umfasst Siliziumoxid. Die erste dielektrische Schicht 303 und die zweite dielektrische Schicht haben das gleiche Material, so dass die erste dielektrische Schicht 303 und die zweite dielektrische Schicht zusammengefasst und mit 304 bezeichnet werden. Die zweite dielektrische Schicht wird mit einem Parameter gebildet, der ein niedriges Ätzen/Abscheiden-Verhältnis umfasst. Da die Ätz-Rate des HDPCVD-Prozesses niedrig und die Abscheidungs-Rate hoch ist, wird die zweite dielektrische Schicht mit einer schlechten Stufendeckfähigkeit abgeschieden. Der leere Raum zwischen den leitfähigen Strukturen 302, der ein großes Längenverhältnis aufweist, wird mit der zweiten dielektrischen Schicht 304 aufgefüllt. Jedoch werden aufgrund der schlechten Stufendeckfähigkeit Lufteinschlüsse bzw. Hohlräume 306 in der zweiten dielektrischen Schicht 304 gebildet. Es ist mit der konformen Ausführung der ersten dielektrischen Schicht 303 einfacher, Größe und Position der Lufteinschlüsse zu steuern. Darüber hinaus hat also die zweite dielektrische Schicht eine unebene Topographie.

In Fig. 3C wird ein weiterer HDPCVD-Prozess durchgeführt, um eine dritte dielektrische Schicht 308 auf dem dielektrischen Material 304 zu bilden, das die erste dielektrische Schicht und die zweite dielektrische Schicht umfasst. Ein Material der dritten dielektrischen Schicht 308 umfasst Siliziumoxid. Die dritte dielektrische Schicht 308 wird mit einem Parameter gebildet, der ein hohes Ätzen/Abscheiden-Verhältnis aufweist. Da die Ätz-Rate des HDPCVD-Prozesses höher als die Ätz-Rate der HDPCVD ist, die zur Bildung der ersten dielektrischen Schicht 303 verwendet wurde, entfernt und rückverteilt das Ätzen dielektrisches Material, ermöglicht dauerhafte Abscheidung in anderen Bereichen und verbessert die Einebnung.

Die Aufgabe der Erfindung ist, gezielt einen Lufteinschluss im dielektrischen Material zwischen den leitfähigen Strukturen zu bilden. Die Dielektrizitätskonstante von Luft beträgt etwa 1. Die Dielektrizitätskonstante von Siliziumoxid, das oft als dielektrisches Material verwendet wird, beträgt etwa 3,9. Somit kann der Lufteinschluss eine parasitäre Kapazität induzieren.

In der Erfindung werden die erste dielektrische Schicht, die zweite dielektrische Schicht und die dritte dielektrische

Schicht durch HDPCVD gebildet, so dass diese Schichten an der gleichen Abscheidungsstation gebildet werden. So kann Zeit gespart werden, weil es keine Notwendigkeit für einen Transport zwischen Abscheidungsstationen gibt. Weiterhin wird ein Verunreinigungsproblem verhindert, das durch den Transport zwischen Abscheidungsstationen entsteht.

Ein Vorteil der HDPCVD dieser Erfindung ist, dass während der Abscheidung der Oxidschicht, die Abscheidung nicht bei hoher Temperatur durchgeführt werden muss. Der Herstellungsprozess der Bauteile ist vereinfacht, so dass die Zeit reduziert wird, in der das Bauteil einer Hochtemperaturumgebung ausgesetzt wird.

Obwohl die Erfindung beispielhaft und in Ausdrücken einer bevorzugten Ausführungsform beschrieben wurde, ist es klar, dass die Erfindung nicht darauf beschränkt ist. Es ist vielmehr beabsichtigt, verschiedene Modifikationen und ähnliche Anordnungen und Verfahren einzuschließen; und der Bereich der Ansprüche sollte breitestmöglich ausgelegt werden, so dass sie alle derartige Modifikationen und ähnliche Anordnungen und Verfahren enthalten.

Patentansprüche

1. Verfahren zur Bildung dielektrischer Schichten, das die Schritte umfasst:

Bereitstellen eines Halbleitersubstrates;

Bilden von mehreren leitfähigen Strukturen über dem Halbleitersubstrat;

Bilden einer ersten dielektrischen Schicht auf und zwischen den leitfähigen Strukturen unter Verwendung eines ersten HDPCVD-Verfahrens, wobei die erste dielektrische Schicht eine gute Stufendeckfähigkeit aufweist;

Bilden einer zweiten dielektrischen Schicht auf der ersten dielektrischen Schicht unter Verwendung eines zweiten HDPCVD-Verfahrens, wobei mindestens ein Lufteinschluss in der zweiten dielektrischen Schicht zwischen den leitfähigen Strukturen gebildet wird; und

Bilden einer dritten dielektrischen Schicht auf der zweiten dielektrischen Schicht unter Verwendung eines dritten HDPCVD-Verfahrens.

2. Verfahren nach Anspruch 1, wobei das erste HDPCVD-Verfahren ein hohes Ätzen/ Abscheiden-Verhältnis von etwa 0,25 aufweist.

3. Verfahren nach Anspruch 1, wobei die Dicke der ersten dielektrischen Schicht etwa 1200–1700 Å beträgt, und die bevorzugte Dicke etwa 1500 Å beträgt.

4. Verfahren nach Anspruch 1, wobei das zweite HDPCVD-Verfahren ohne Ätz-Parameter durchgeführt wird.

5. Verfahren nach Anspruch 1, wobei die Dicke der zweiten dielektrischen Schicht etwa 1200–1700 Å beträgt, und die bevorzugte Dicke etwa 1500 Å beträgt.

6. Verfahren nach Anspruch 1, wobei das dritte HDPCVD-Verfahren ein hohes Ätzen/Abscheiden-Verhältnis von etwa 0,4–1,0 aufweist.

7. Verfahren nach Anspruch 1, wobei die Dicke der dritten dielektrischen Schicht etwa 1800–2200 Å beträgt, und die bevorzugte Dicke etwa 2000 Å beträgt.

8. Verfahren nach Anspruch 1, wobei ein Material der ersten dielektrischen Schicht, ein Material der zweiten dielektrischen Schicht und ein Material der dritten dielektrischen Schicht Siliziumoxid umfasst.

9. Verfahren zur Bildung dielektrischer Schichten, das die Schritte umfasst:

Bereitstellen von mehreren leitfähigen Strukturen;

- Bilden einer konformen ersten dielektrischen Schicht auf und zwischen den leitfähigen Strukturen;
Bilden einer zweiten dielektrischen Schicht zwischen den leitfähigen Strukturen, wobei mindestens ein Luft-einschluss in der zweiten dielektrischen Schicht gebildet wird; 5
und
Bilden einer dritten dielektrischen Schicht auf der zweiten dielektrischen Schicht mit einer ebenen bzw. planen Oberfläche. 10
10. Verfahren nach Anspruch 9, wobei der Schritt der Bildung der ersten dielektrischen Schicht unter Verwendung eines HDPCVD-Verfahrens mit einem Ätzen/Abscheiden-Verhältnis von etwa 0,25 durchgeführt wird. 15
11. Verfahren nach Anspruch 9, wobei der Schritt der Bildung der zweiten dielektrischen Schicht unter Verwendung eines HDPCVD-Verfahrens ohne Ätz-Parameter durchgeführt wird.
12. Verfahren nach Anspruch 9, wobei der Schritt der 20 Bildung der dritten dielektrischen Schicht unter Verwendung eines HDPCVD-Verfahrens mit einem Ätzen/Abscheiden-Verhältnis von etwa 0,4–1,0 durchgeführt wird.
13. Verfahren nach Anspruch 9, wobei ein Material 25 der ersten dielektrischen Schicht, ein Material der zweiten dielektrischen Schicht und ein Material der dritten dielektrischen Schicht Siliziumoxid umfasst.
14. Verfahren nach Anspruch 9, wobei die Dicke der ersten dielektrischen Schicht etwa 1200–1700 Å beträgt, und die bevorzugte Dicke etwa 1500 Å beträgt. 30
15. Verfahren nach Anspruch 9, wobei die Dicke der zweiten dielektrischen Schicht etwa 1200–1700 Å beträgt, und die bevorzugte Dicke etwa 1500 Å beträgt.
16. Verfahren nach Anspruch 9, wobei die Dicke der 35 dritten dielektrischen Schicht etwa 1800–2200 Å beträgt, und die bevorzugte Dicke etwa 2000 Å beträgt.

Hierzu 2 Seite(n) Zeichnungen

40

45

50

55

60

65

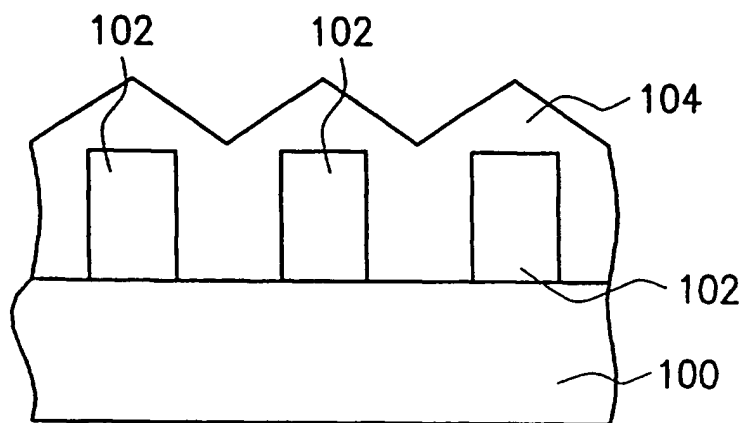


FIG. 1A (Stand der Technik)

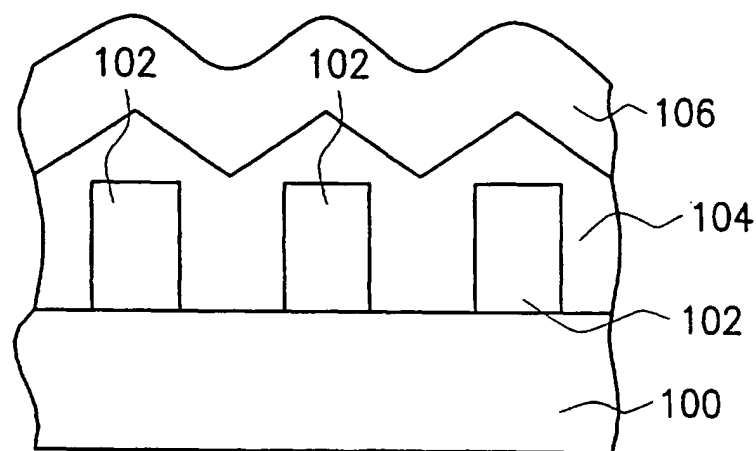


FIG. 1B (Stand der Technik)

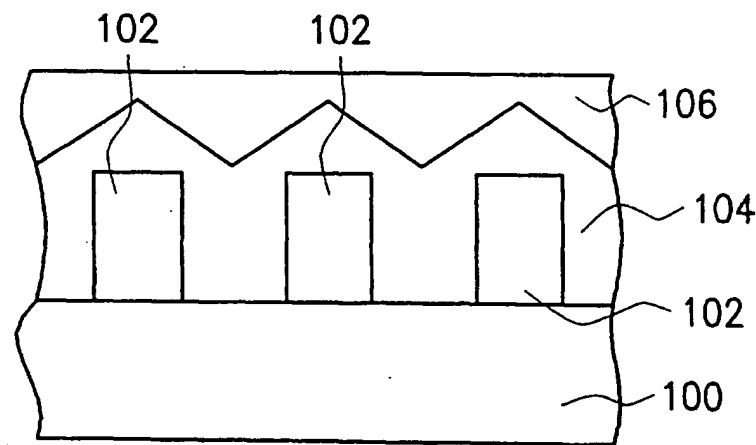


FIG. 1C (Stand der Technik)

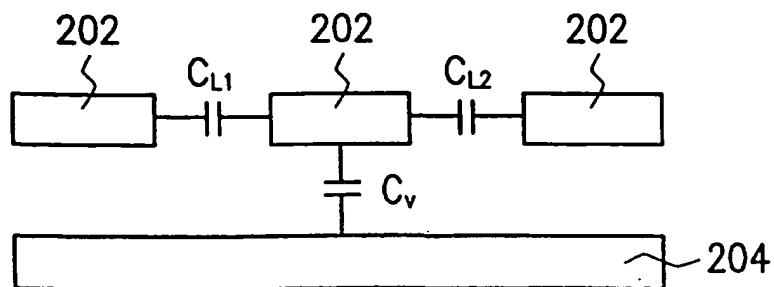


FIG. 2

(Stand der Technik)

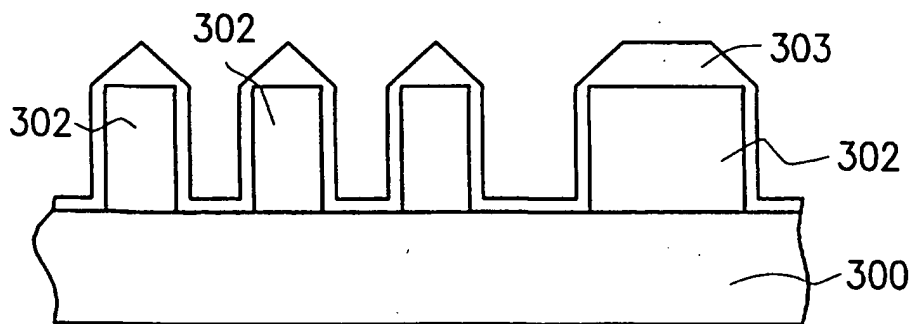


FIG. 3A

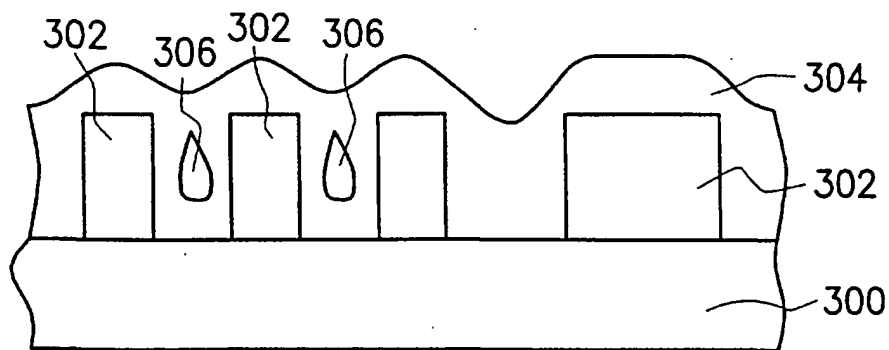


FIG. 3B

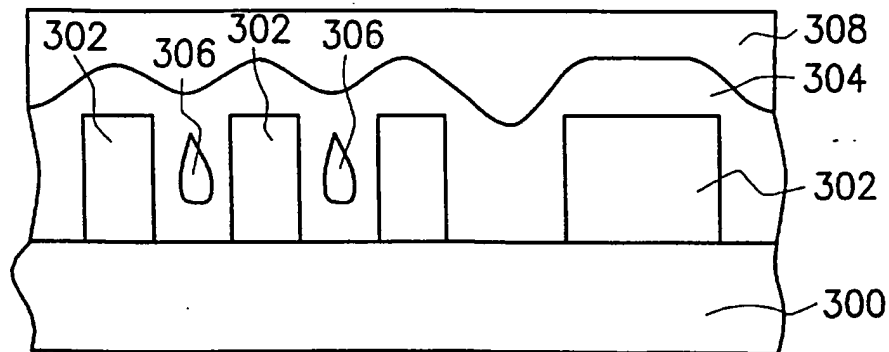


FIG. 3C

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☒ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.